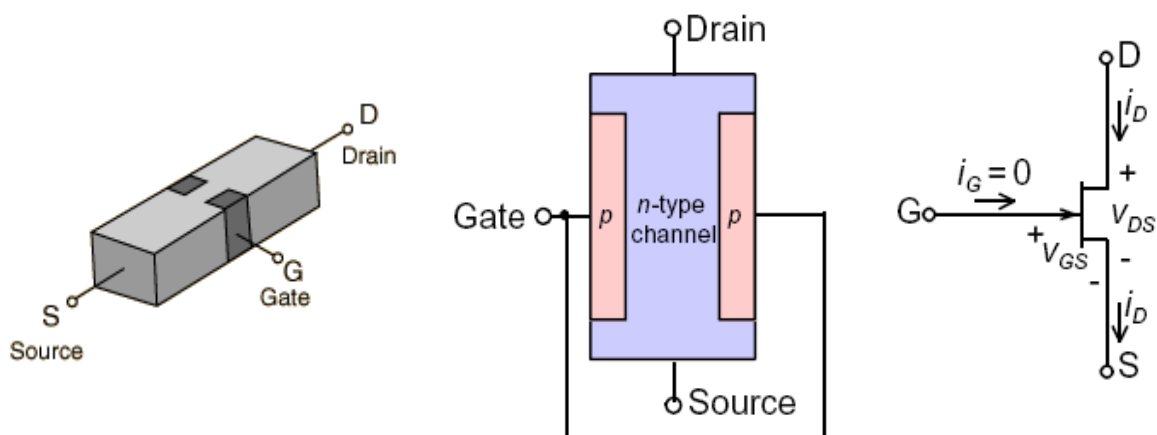


8 Unipolarni tranzistori

- U procesu provođenja struje učestvuje samo jedna vrsta nosilaca naelektrisanja: samo elektroni ili samo šupljine.
- Originalni naziv FET (Field Effect Transistor - tranzistor sa efektom polja).
- Jačina električne struje kroz središnju oblast u obliku kanala kontroliše se pomoću električnog polja koje se uspostavlja odgovarajućom polarizacijom upravljačke elektrode.
- Prema tipu kanala razlikuju se:
 - N kanalni FET (nosioci naelektrisanja elektroni)
 - P kanalni FET (nosioci naelektrisanja šupljine)
- Prema načinu na koji električno polje menja provodnost kanala razlikuju se:
 - Spojni tranzistor sa PN-spojem između gejta i kanala (Junction FET)- **JFET**
 - Tranzistor sa izolovanin gejtom (Insulated Gate FET, IGFET) - **MOSFET**
- Elektrode unipolarnih tranzistora su:
 - Sors (source)
 - Drejn (drain)
 - Gejt (gate) – upravljačka elektroda

• JFET (spojni FET)

N kanalni JFET



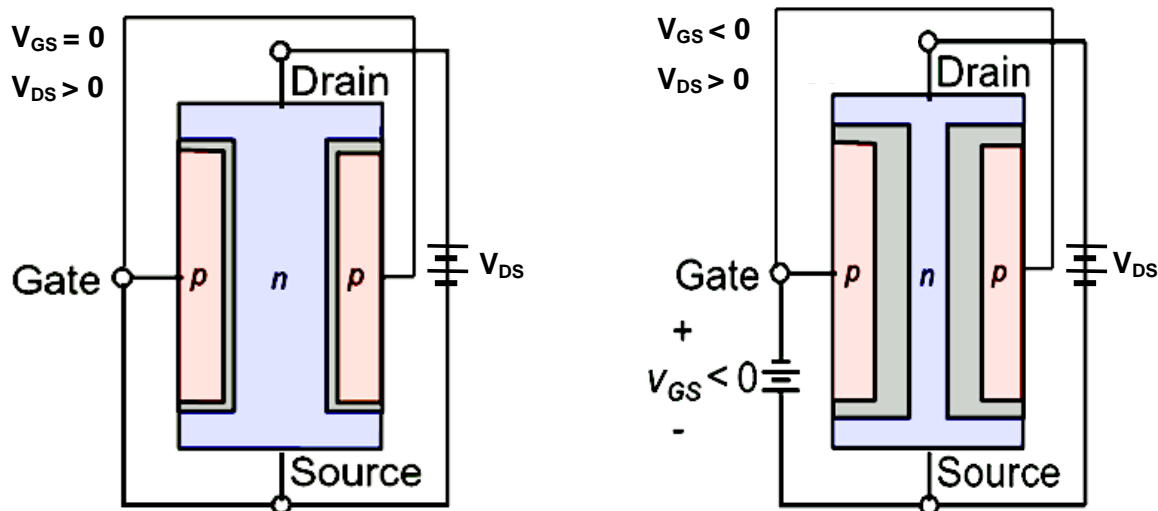
pojednostavljeni model strukture

šematska oznaka

Između upravljačke elektrode G (Gate) i kanala N tipa nalazi se sloj poluprovodnika P tipa koji je više dopiran u odnosu na kanal. I bez polarizacije upravljačke elektrode JFET tranzistor će provoditi struju ukoliko se između Sorsa i Drejna obezbedi potencijalna razlika (driftovska komponenta struje – nastaje pod dejstvom električnog polja).

➤ Uticaj napona Gejt-Sors na provodnost kanala

Neka je između drejna i sorsa mali pozitivni napon $0 < V_{DS} < 0.5[V]$, koji obezbeđuje baterija vremenski konstantne elektromotorne sile V_{DS} . Pod dejstvom ovog napona u kanalu će se formirati električno polje usmereno od drejna ka sorsu. Električno polje izaziva usmereno kretanje slobodnih elektrona kroz kanal od sorsa prema drejnu, dajući struju drejn-sors.



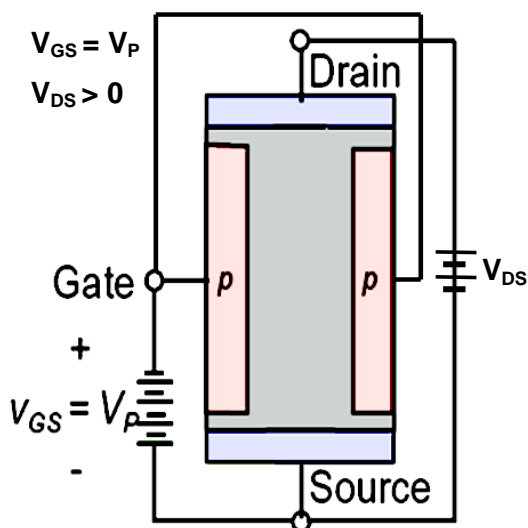
Oko PN spoja gejt-kanal formira se oblast prostornog tovara. Kako je P oblast gejta više dopirana od N oblasti kanala, oblast prostornog tovara je nesimetrična i više zadire u kanal. Pri nultom naponu $V_{GS} = 0$ kanal ima maksimalnu širinu i minimalnu otpornost, pa je struja kroz kanal maksimalna. Sa smanjivanjem napona $V_{GS} < 0$, povećava se napon inverzne polarizacije PN spoja gejt-kanal, pa se oblast prostornog tovara sve više širi prema kanalu, smanjujući njegovu prohodnost. Prisetimo se da u oblasti prostornog tovara zbog delovanja ugrađenog (zaprečnog) polja nema slobodnih nosilaca naelektrisanja. Smanjivanjem širine kanala smanjuje se njegova

provodnost, povećava otpornost, a struja kanala opada.

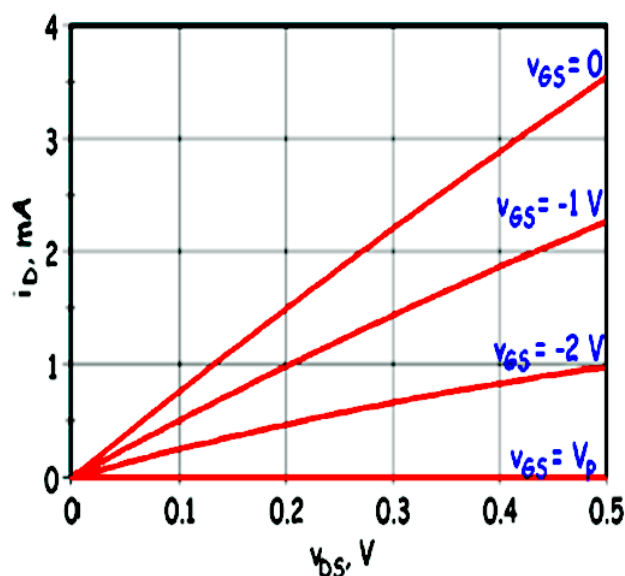
Pri dovoljno velikom naponu inverzne polarizacije $V_{GS} = V_p$ dolazi do potpunog stiskanja i zatvaranja kanala. Ovaj negativni napon se naziva napon dodira V_p (*pinch-off*).

Otpornost kanala je praktično beskonačna, kanal je zatvoren i struja prestaje da protiče kroz kanal. Tipično je napon dodira reda par volti.

Za male vrednosti napona V_{DS} JFET se ponaša kao naponom kontrolisana otpornost, jer je struja drejna i_D linearno zavisna od



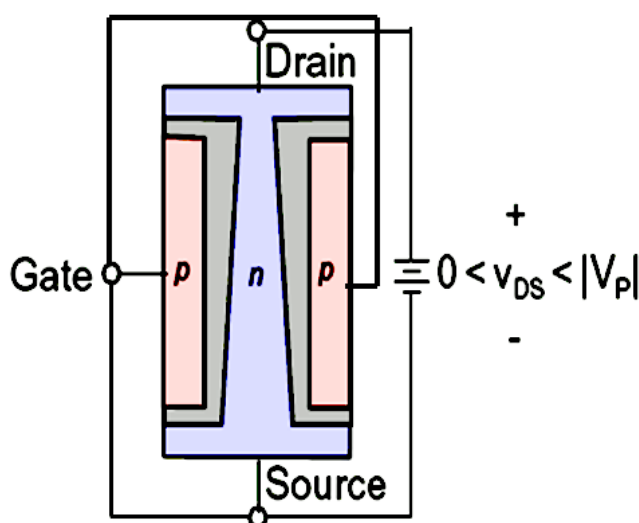
napona v_{DS} . Napon gejt-sors $V_{GS} < 0$ je parametar koji moduliše (menja) jačinu struje kroz kanal pri istom naponu v_{DS} . Ova oblast rada naziva se **triodna ili omska oblast**.



Zavisnost struje drejna i_D od napona $V_{GS} < 0$ u triodnoj oblasti (pri malim vrednostima napona $v_{DS} > 0$).

➤ Uticaj napona Drejn-Sors na provodnost kanala

Povećavanjem napona drejn-sors $V_{DS} > 0$ dolazi do nesimetrije u širini kanala. Pri nultom naponu gejt-sors $V_{GS} = 0$ i pozitivnom naponu $V_{DS} > 0$ kanal se sužava od sorsa prema drejnu. Oblast prostornog tovara je šira na strani drejna, jer je tu napon inverzne polarizacije $V_{GD} < 0$ veći nego na strani sorsa, gde je $V_{GS} = 0$, jer su gejt i sors kratko spojeni.

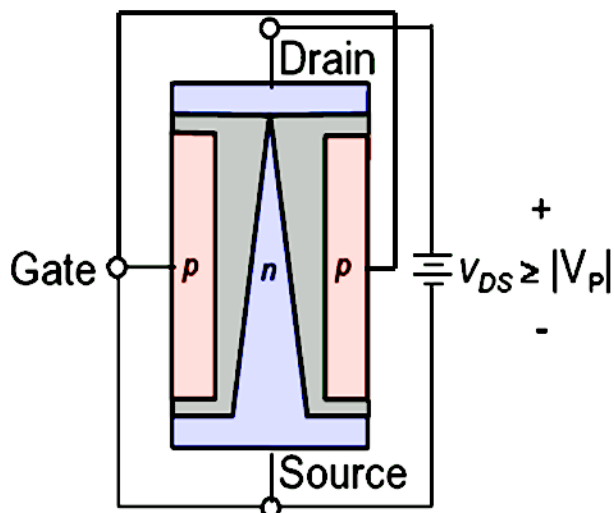


Ako napon $V_{DS} > 0$ dostigne napon dodira $|V_P|$ doći će do potpunog stiskanja kanala na strani drejna, ali će kanal ostati otvoren na strani sorsa.

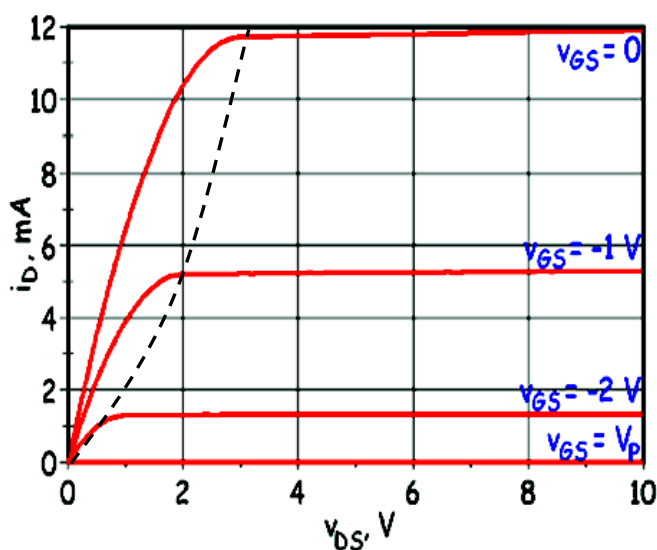
Nosioci naelektrisanja, slobodni elektroni, će prolaziti kroz kanal pod dejstvom električnog polja između drejna i sorsa, ali struja drejna tada praktično više neće

zavisiti od napona $V_{DS} > 0$, već samo od napona $V_{GS} < 0$ kojim se vrši modulacija širine kanala u otvorenom delu.

Izlaznu karakteristiku JFET-a $i_D(v_{DS})$ u ovoj oblasti čine paralelni segmenti u kojima struja i_D praktično ne zavisi od napona v_{DS} , već se za različite vrednosti napona $V_{GS} < 0$ dobijaju različite prave. Ova oblast se naziva oblast **saturacije** ili **zasićenja**.



➤ Oblasti rada JFET tranzistora



Izlazna karakteristika JFET-a — $i_D(v_{DS})$

- Linearna oblast $v_{GS} < 0$, uz $|v_{GS}| < |V_P|$ i $v_{GD} > V_P$ odnosno $|V_P| > v_{DS} > 0$, dakle oba napona su po apsolutnoj vrednosti ispod napona dodira. Struja drejna i_D praktično linearno zavisi od napona v_{DS} . Nalazi se levo od isprekidane linije.
- Triodna oblast nastupa pri istim uslovima uz ograničenje napona v_{DS} na male pozitivne vrednosti, $v_{DS} \approx 0$. Triodna oblast je zapravo na samom početku linearne oblasti.

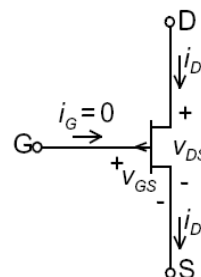
- Oblast zakočenja nastupa kada je $v_{GS} < 0$, uz $|v_{GS}| = |V_P|$, odnosno kada je kanal u potpunosti zatvoren za prolazaka nosilaca naelektrisanja. Tada je struja $i_D = 0$ za sve vrednosti napona v_{DS} . Grafik ove zavisnosti je apscisna osa.
- Oblast zasićenja $v_{GS} < 0$, uz $|v_{GS}| < |V_P|$ i $v_{GD} < V_P$ odnosno $|V_P| < v_{DS}$, kada dolazi do stiskanja kanala na strani drejna, ali kanal ostaje otvoren za prolazak elektrona. JFET može da radi kao pojačavač u ovoj oblasti. Nalazi se desno od isprekidane linije.

Napomena: Baterija V_{GS} nikada ne sme da direktno polariše PN spoj gejt-kanal !

Ulazna karakteristika se zbog inverzne polarizacije spoja gejt-kanal i struje gejta $i_G \approx 0$ ne prikazuje.

➤ P kanalni JFET

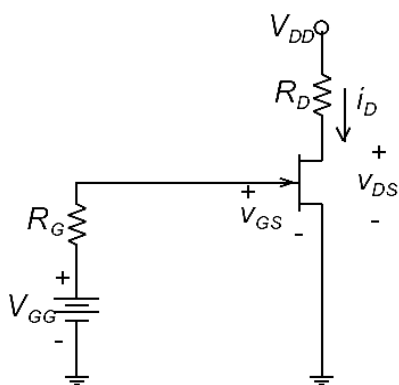
Princip rada je identičan kao kod N kanalnog JFET-a, ali su smer struje gejta i polaritet napona v_{GS} inverzni.



• Polarizacija JFET-ova

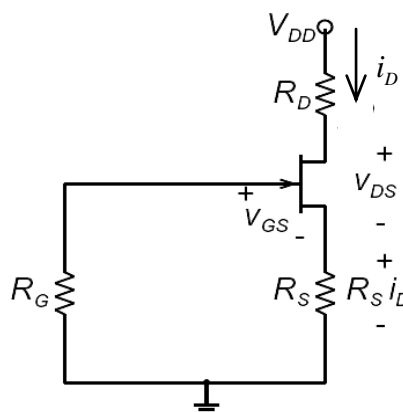
Kod JFET-ova istog tipa postoji veće odstupanje parametara nego kod bipolarnih tranzistora. Zadatak polarizacije i ovde je da se obezbedi stabilnost radne tačke u željenoj oblasti rada tranzistora.

➤ Polarizacija sa dve baterije

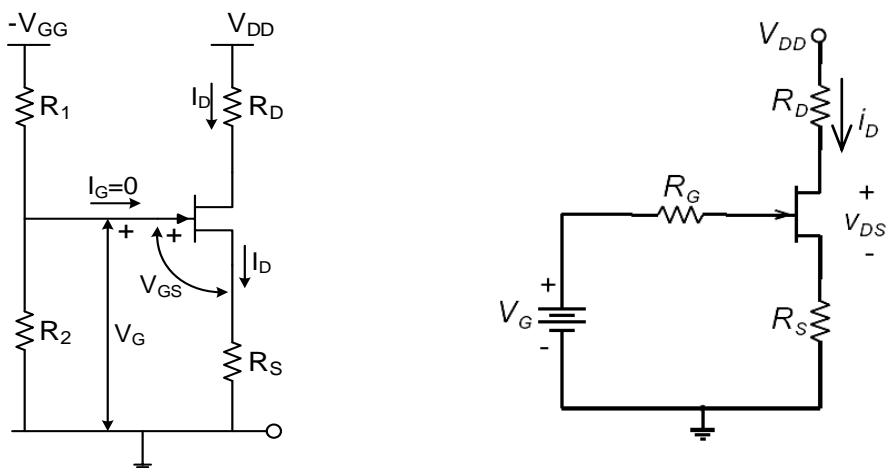


Praktično $V_{GSQ} = V_{GG} < 0$, jer je struja gejta zbog inverzne polarizacije PN spoja gejt-kanal zanemarljivo mala.

- Polarizacija sa jednom baterijom i otpornikom u sorsu R_S . Napon $V_{GS} = -i_D R_S < 0$, jer je gejt na masi (kroz R_G ne protiče struja).



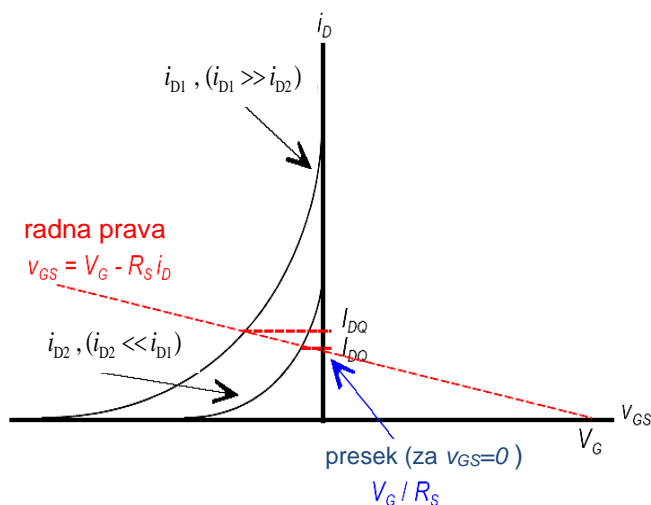
- Polarizacija sa jednom baterijom i naponskim razdelnikom u kolu gejta, kao kod bipolarnih tranzistora, se ne može realizovati, jer su polariteti napona na gejtu i drejnu suprotni.



Polarizacija sa dve baterije i ekvivalentno kolo

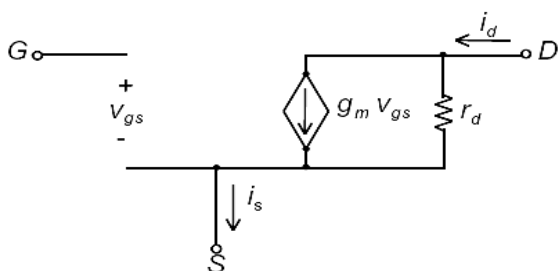
Primenom Tevenenove teoreme dobija se $V_G = (-V_{GG}) \cdot R_2 / (R_2 + R_1)$ i $R_G = R_1 \parallel R_2$. Ovakvom polarizacijom obezbeđuje se dobra stabilnost mirne radne tačke JFET-a.

Uobičajeno se uzima da se napon baterije za napajanje V_{DD} ravnomerno raspodeljuje na padove napona na otporniku R_D ($V_{RD} = I_D \cdot R_D$), tranzistoru V_{DS} i otporniku R_S ($V_{RS} = I_D \cdot R_S$). Kako je struja gejta $i_G \approx 0$, otpornosti R_1 i R_2 u naponkom razdelniku za polarizaciju gejta mogu biti vrlo velike, reda $M\Omega$.



Prenosna karakteristika N JFET-a $i_D(v_{GS})$ sa ucrtanom radnom pravom

- ekvivalentno kolo FET-a za male signale u režimu zasićenja



g_m – transkonduktansa

Određuje se kao nagib prenosne

karakteristike $i_D(v_{GS}) = I_{DSS} \left(1 - \frac{u_{GS}}{V_P}\right)^2$ u

mirnoj radnoj tački Q :

$$g_m = \left. \frac{di_D}{dv_{GS}} \right|_{I_{DQ}} = \frac{2}{|V_P|} I_{DSS} \left(1 - \frac{u_{GS}}{V_P}\right) = 2 \frac{\sqrt{I_{DSS} \cdot I_{DQ}}}{|V_P|}$$

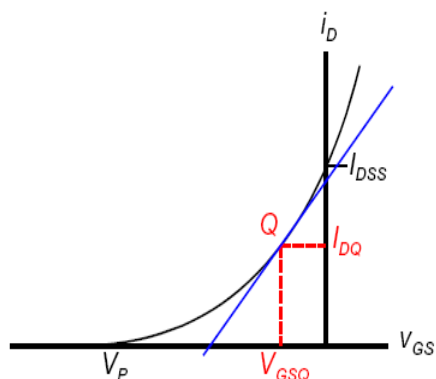
gde je I_{DSS} struja drejna pri $v_{GS} = 0$, V_P napon dodira i I_{DQ} struja drejna u MRT.

r_d – izlazna otpornost FET-a. Određuje se kao nagib izlazne karakteristike u mirnoj radnoj tački Q ,

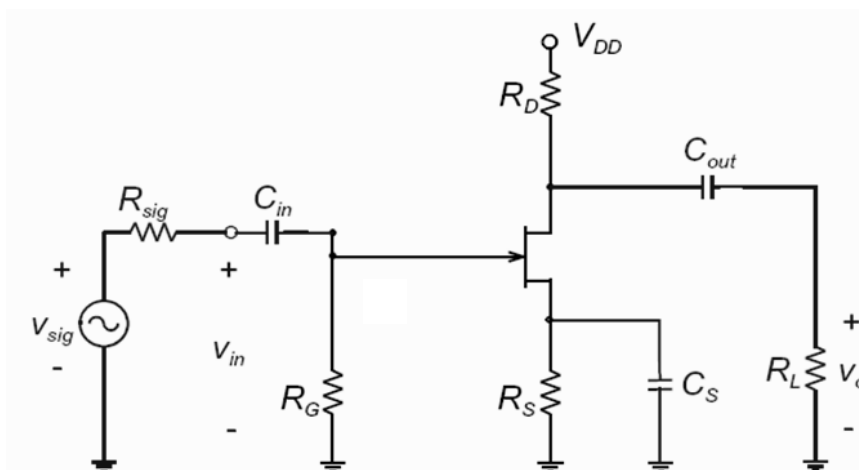
$$i_D = I_{DSS} \left(1 - \frac{u_{GS}}{U_P} \right)^2 (1 + \lambda u_{DS})$$

$$g_d = \left. \frac{di_D}{du_{DS}} \right|_{I_{DQ}} = \lambda I_{DSS} \left(1 - \frac{u_{GS}}{U_P} \right)^2 \approx \lambda I_{DQ},$$

$$r_d = \frac{1}{g_d} \approx \frac{1}{\lambda I_{DQ}}.$$

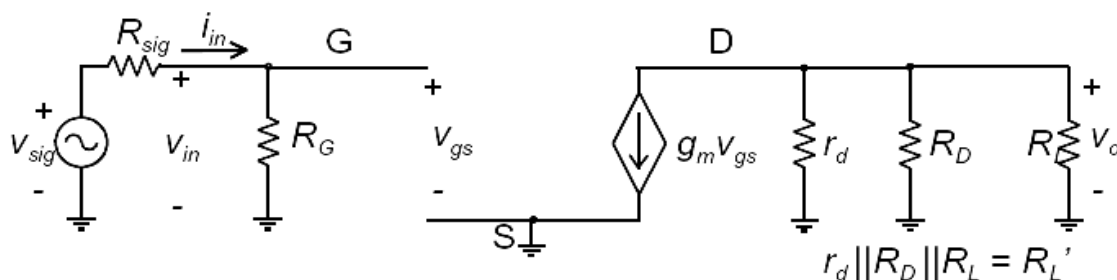


- Osnovne sprege sa JFET tranzistorima
 - Stepen sa zajedničkim sorsom – ZS (pojačavač)
 - Stepen sa zajedničkim drejnom – ZD (source follower)
 - Stepen sa zajedničkim gejtom – ZG
- Stepen sa zajedničkim sorsom – ZS



potpuna šema pojačavača sa ZS

ekvivalentna šema za male signale:



U režimu malih signala svi kondenzatori i jednosmerne baterije za polarizaciju su u kratkom spoju.

➤ Naponsko pojačanje

$$A_V = \frac{v_0}{v_{in}} = \frac{-g_m \cdot v_{GS} \cdot R'_L}{v_{GS}} = -g_m R'_L = -g_m (r_d \parallel R_D \parallel R_L), \text{ jer je } v_{in} = v_{gs}. \text{ Pojačanje u}$$

odnosu na ulazni signal v_{sig} je identično jer je $v_{in} = v_{gs} = v_{sig} \frac{R_G}{R_G + R_g} \approx v_{sig}$

➤ Ulazna otpornost

$$R_{in} = \frac{v_{in}}{i_{in}} = R_G \text{ je izuzetno velika, jer je } R_G \text{ vrlo veliko.}$$

➤ Izlazna otpornost

$$R_{out} = r_d \parallel R_D \approx R_D, \text{ jer je } r_d \gg R_D.$$

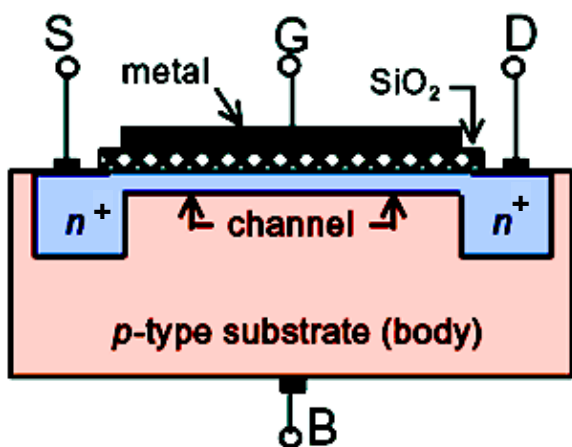
• **MOSFET (Metal Oxid Semiconductor FET)**

su FET tranzistori sa izolovanim gejtom (IGFET). Mogu biti sa ugrađenim ili indukovanim kanalom P ili N tipa.

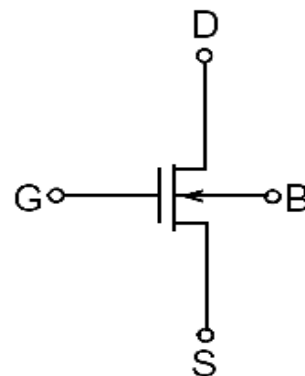
- Kontrolu struje kroz kanal je moguće ostvariti bez neposrednog dodira upravljačke elektrode i kanala.
- Gejt je slojem izolatora galvaniski odvojen od kanala.
- Zbog izolacije između gejta i kanala, ulazna otpornost MOSFET-a je izuzetno velika ($10^{10} [\Omega]$ do $10^{15} [\Omega]$).
- Primarna komponenta savremene integrisane elektronike zbog velike gustine pakovanja, male i kontrolisane potrošnje energije i vrlo niske cene izrade.

• **MOSFET sa ugrađenim kanalom N tipa (depletion N type MOSFET)**

Područja N^+ -tipa (Drejn i Sors) su jako dopirana. Kanal je N-tipa i ima manju koncentraciju primesa. Struktura metal (Gejt) - dielektrik (SiO_2) – poluprovodnik (kanal N tipa) predstavlja pločasti kondenzator preko koga se utiče na provodnost kanala.

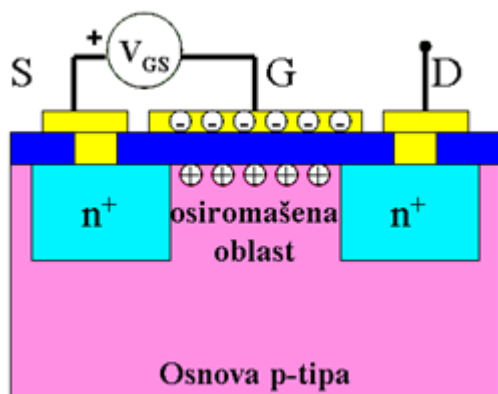


Integrisani N MOSFET

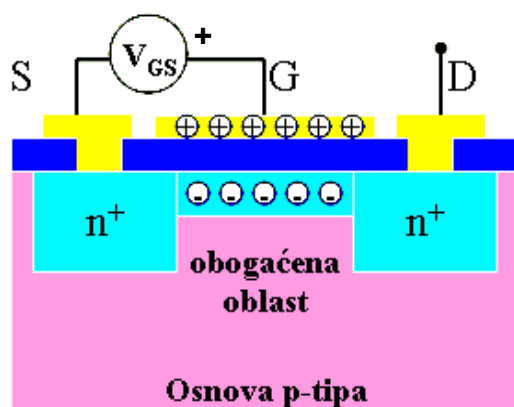


šematska oznaka

Tranzistor je provodan i bez polarizacije gejta.



Ako je Gejt na negativnom potencijalu u odnosu na Sors, stvara se osiromašena oblast u kanalu (elektroni napuštaju kanal i odlaze u substrat – osnovu p tipa). Za dovoljno veliki negativni napon $V_{GS} = V_T$ (ili V_{GSoff}) kanal je stisnut i tranzistor postaje neprovođan.

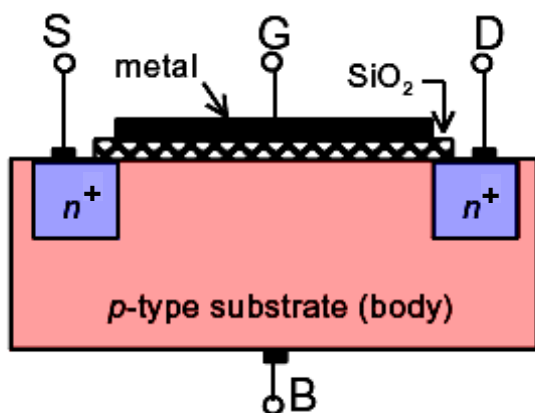


Ako je Gejt na pozitivnom potencijalu u odnosu na Sors, kanal se proširuje, jer dolaze elektroni iz substrata – osnove p tipa. Napon prekida V_{GSoff} zavisi od koncentracije primesa u kanalu. Jačina struje kroz kanal zavisi od svojstava poluprovodničkog materijala, pokretljivosti slobodnih nosilaca i dielektrične konstante oksida.

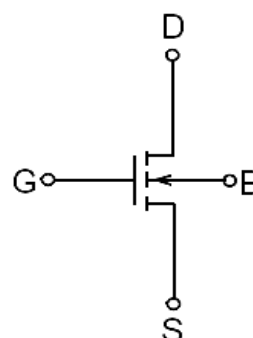
- **N – kanalni MOSFET sa indukovanim kanalom (enhancement MOSFET)**

Oblasti sorsa i drejna n^+ -tipa nisu uzajamno povezane kanalom. Ako je Gejt na pozitivnom potencijalu to privlači elektrone iz osnove koji se grupišu u području ispod izolatora SiO_2 . Kada je V_{GS} dovoljno pozitivan (veći od napona praga V_T) formiraće se kanal n-tipa (indukovani kanal). Tranzistori sa indukovanim kanalom se više koriste od tranzistora sa ugrađenim kanalom.

Ovi tranzistori su neprovođni dok se ne dovedu jednosmerni naponi napajanja na elektrode, jer nemaju ugrađeni kanal.

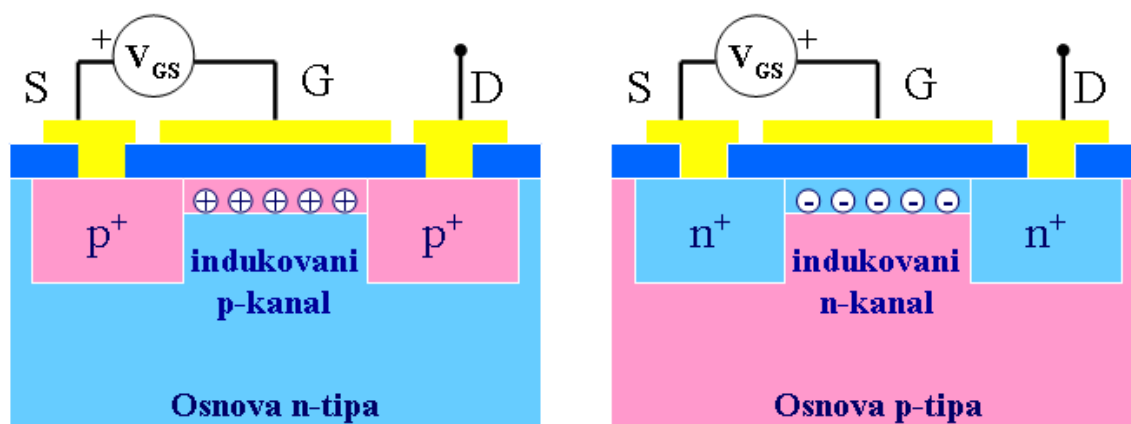


Integrirani N MOSFET

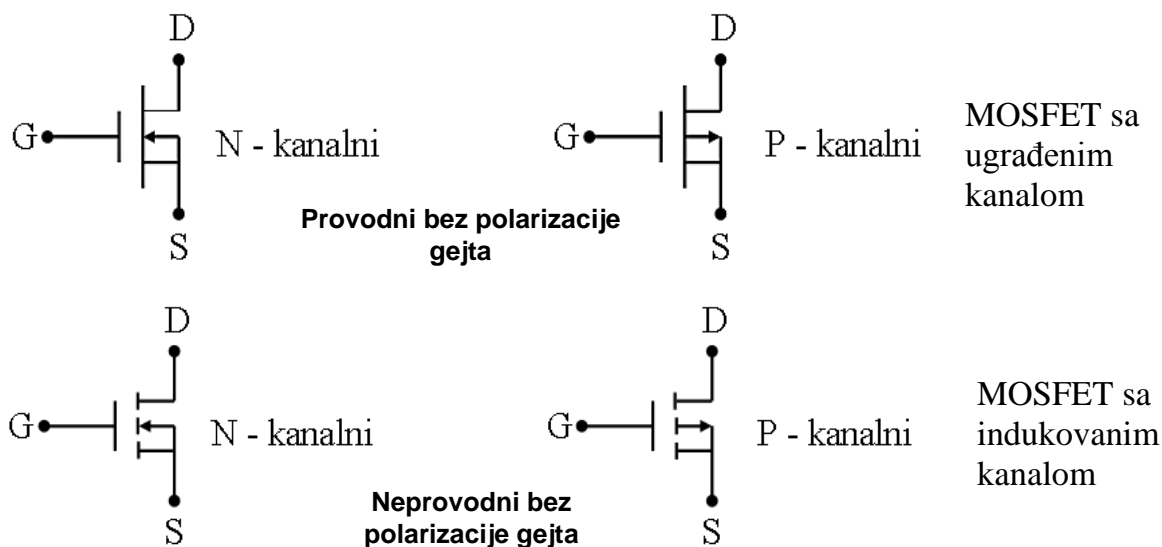


šematska oznaka

Struja kroz indukovani kanal utoliko je veća ukoliko je veća apsolutna vrednost napona V_{GS} . Najmanji napon $|V_{GS}|$ pri kome struja I_D dostigne definisanu malu vrednost naziva se napon praga V_{GST} (V_T).



- Pregled simbola za MOSFET tranzistore:

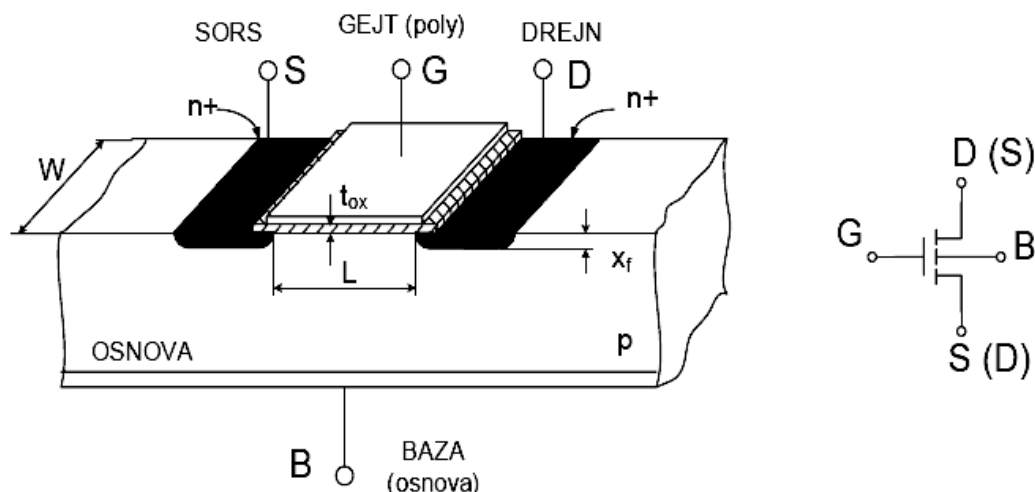


- N kanalni MOSFET sa indukovanim kanalom**

Princip rada se zasniva na izviranju nosilaca naelektrisanja iz Sorsa (S), njihovom kretanju kroz kanal dužine L i uviranju (sakupljanju) u Drejnu (D). Struja nosilaca naelektrisanja u kanalu kontroliše se naponom Gejt-Sors preko kondenzatorske strukture gejt-oksidi-kanal. PN spojevi sors-osnova (baza) i drejn-osnova moraju biti inverzno polarisani, jer bi u suprotnom struja primarno tekla kroz osnovu, a ne kroz uzani kanal.

Bitni parametri geometrije MOS tranzistora su:

L – dužina kanala; W – širina kanala i t_{ox} – debljina oksida SiO_2 (izolatora)

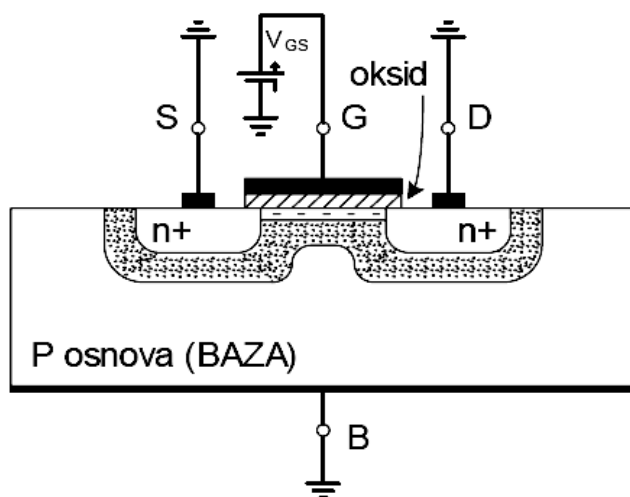


Struktura je simetrična, što znači da drejn i sors mogu da zamene mesta, a konkretna uloga zavisi od polariteta jednosmernog napona za polarizaciju.

MOS tranzistori kod kojih je struja $I_{DS}=0$ (ne protiče) kada je napon $V_{GS}=0$ rade u tzv. *enhancement* modu (MOSFET sa indukovanim kanalom). Struja I_{DS} se uspostavlja tek kada je napon $V_{GS} > V_T$ (V_T -*voltage threshold* = napon praga).

MOS tranzistori kod kojih postoji struja I_{DS} kada je napon $V_{GS}=0$ rade u tzv. *depletion* modu (MOSFET sa ugrađenim kanalom). Struja I_{DS} prestaje da teče kada je napon $V_{GS} < V_T$ (V_T je sada negativno).

Na slici je prikazan vertikalni presek strukture NMOS tranzistora kome su sors, osnova i drejn povezani na masu, a gejt je na potencijalu V_{GS} iznad nivoa mase.

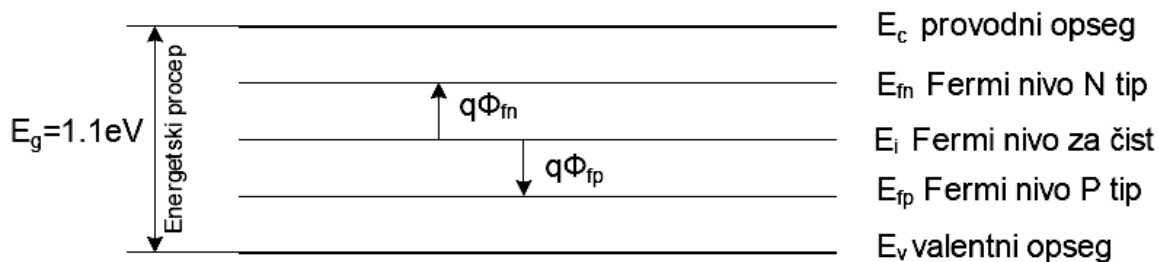


Pri formiranju tranzistora sa otvorenim gejtom, nastaju oblasti prostornog tovara na PN spojevima sors-baza i drejn-baza. Kako su sors i drejn (N^+ tip) jako dopirani, oblast prostornog tovara se nalazi gotovo u potpunosti u području osnove (baze P-tipa) i čine je nekompenzovana akceptorska vezana negativna naelektrisanja (tačkasto šrafirana oblast). Kada se na gejt dovede pozitivan napon prema osnovi dolazi do

povlačenja slobodnih elektrona iz baze prema vrhu osnove, tj. prema gejtu. Kada koncentracija slobodnih elektrona ispod oksida nadvisi koncentraciju šupljina, formiran je kanal N tipa u području baze P tipa, tj. kaže se da je nastupila inverzija osnove (P tipa) u kanalu (N tipa). Napon $V_{GS} = V_T$ pri kome se formira kanal naziva se napon praga.

Izvođenje vrednosti napona praga je složeno i zasniva se na određivanju Fermijevog nivoa, elektronskog potencijala i radne funkcije. Praktično, napon praga određuje se eksperimentalnim putem.

- Fermijev nivo je energetska nivo čija je verovatnoća popunjenosti elektronima jednaka 1/2 po Fermi-Dirakovoj raspodeli.



Fermijevi nivoi u čistom i dopiranom Si poluprovodniku

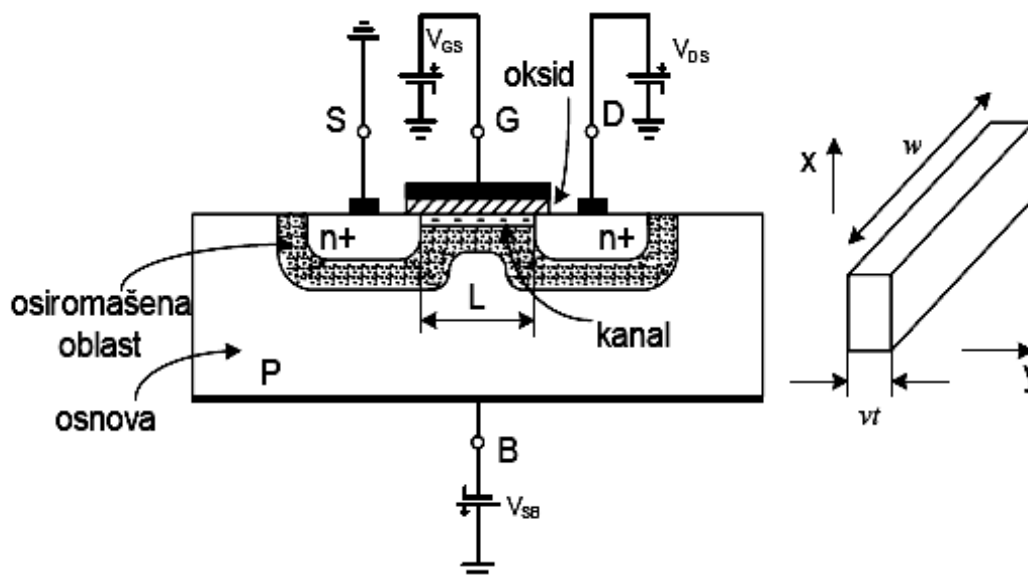
- Elektronski potencijal predstavlja energetska pomeraj nastao dopiranjem. Energija elektrona W_e i potencijal Φ povezani su poznatom relacijom $W_e = |e|\Phi$. Napon potencijalne barijera se onda može izraziti kao:

$$U_0 = \Phi_{fn} - \Phi_{fp} = \frac{E_{fn} - E_{fp}}{|e|} = \frac{kT}{|e|} \ln \frac{n \cdot p}{n_i^2} = \frac{kT}{|e|} \ln \frac{N_a \cdot N_d}{n_i^2}$$

- Radna funkcija je iznos energije koji je potreban za premeštanje elektrona sa Fermijevog nivoa (energija E_f) u slobodnu zonu (energija E_c). Uvek kada se spoje dva različita materijala na spoju se stvara tzv. kontakti potencijal koji je jednak razlici Fermijevih nivoa ta dva materijala.

• Strujno-naponska karakteristika

- Linearni (omski) režim rada



Na slici je prikazan NMOS tranzistor sa priključenom polarizacijom. Napon V_{GS} je veći od napona praga V_T pa postoji kanal između drejna i sorsa. Napon V_{DS} između drejna i sorsa stvara električno polje koje deluje na elektrone u kanalu primoravajući ih da se kreću od sorsa prema drejnu stvarajući tako driftovsku struju i_{DS} .

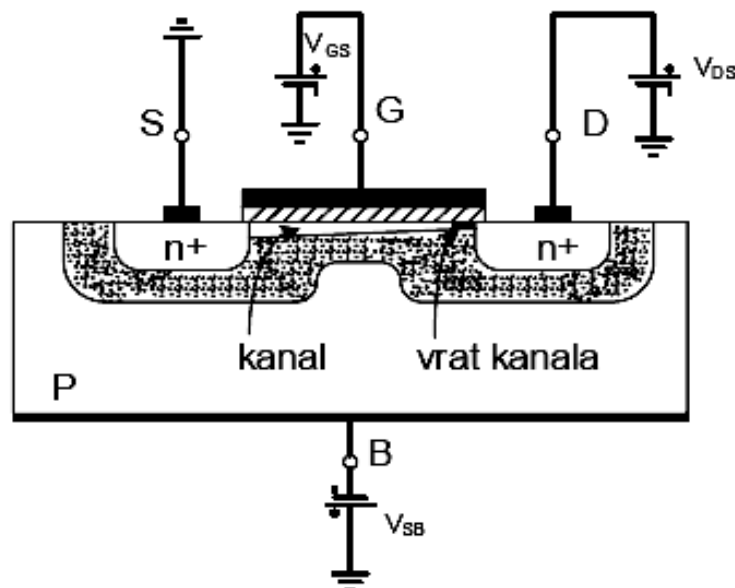
Složenim razmatranjem dobija se karakteristika tranzistora u linearnom ili omskom režimu rada:

$$i_{DS} = \frac{K}{2} [2(v_{GS} - V_T)v_{DS} - v_{DS}^2]$$

gde je $K = \mu_n C_{OX} \cdot \frac{W}{L}$, pri čemu je $C_{OX} = (\epsilon_{OX} \frac{S}{t_{OX}}) / S = \epsilon_{OX} \frac{1}{t_{OX}}$ kapacitivnost pločastog kondenzatora gejt-oksida po jedinici površine gejta.

➤ Režim saturacije (zasićenja)

Zasićenje nastupa porastom napona v_{DS} dok se u kanalu, na strani drejna, ne zadovolji uslov $v_{GS} - v_{DSsat} = V_T$. Kanal se na strani drejna potpuno stiska, ali se ne prekida, već se sužava u tanki vrat kanala. Daljim porastom napona v_{DS} preko napona stiskanja (*pinch-off voltage*), izgled kanala se praktično ne menja, a struja drejna i_{DS} zadržava istu vrednost koju je imala za $v_{DS} = V_{DSsat} = v_{GS} - V_T$.



Ako se u prethodni izraz za struju drejna u linearnom režimu uvrsti $v_{DS} = V_{DSsat} = v_{GS} - V_T$ dobija se:

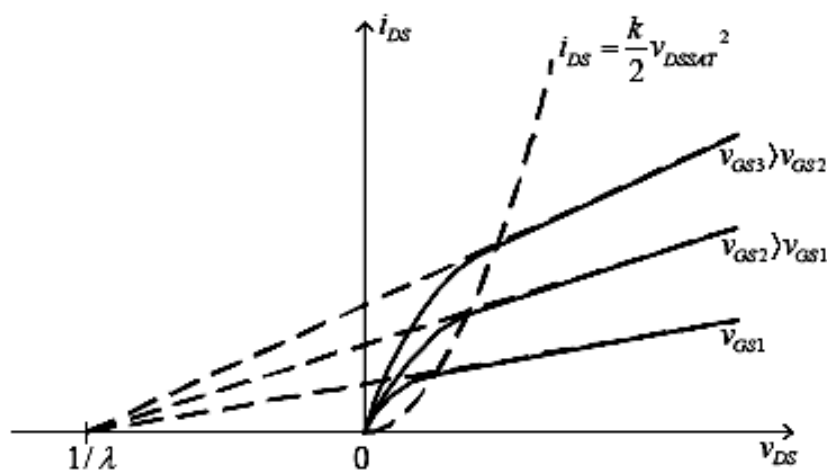
$$i_{DS} = \frac{K}{2} (v_{GS} - V_T)^2.$$

Struja drejna i_{DS} ne zavisi od napona v_{DS} kada se kanal stisne na strani drejna (kada se pojavi uski vrat kanala). Ovaj režim se naziva režimom zasićenja jer struja i_{DS} više ne prati porast napona v_{DS} kao u omskoj oblasti.

Granica između omske (linearne) i oblasti zasićenja određena je uslovom stiskanja kanala $v_{GS} - v_{DSsat} = V_T$, odnosno parabolom: $i_{DS} = \frac{K}{2} v_{DSsat}^2$.

U omskoj oblasti (levo od isprekidane parabole) MOS tranzistor se ponaša kao nelinearna otpornost, $i_{DS} = f(v_{DS})|_{v_{GS}=const.}$, a u oblasti saturacije (desno od parabole)

kao strujni izvor $i_{DS} = const|_{v_{GS}=const.}$.



Statička izlazna karakteristika NMOS tranzistora

Detaljnija analiza rada MOS tranzistora može se naći u literaturi i uključuje promenu struje i_{DS} sa promenom dužine kanala (modulacija dužine kanala) zbog promene napona v_{DS} :

$$i_{DS} = \frac{K}{2} (v_{GS} - V_T)^2 (1 + \lambda \cdot v_{DS}).$$

Recipročna vrednost parametra λ odgovara Early-evom naponu kod bipolarnih tranzistora.

- **Kapacitivnost MOS tranzistora**

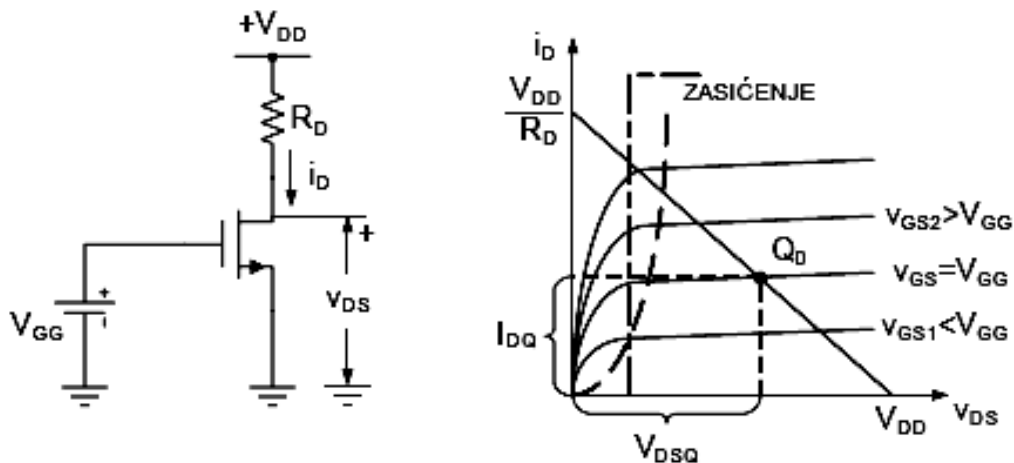
Brzina rada MOS tranzistora, tj. gornja granična učestanost, prevashodno je određena ukupnom kapacitivnošću, jer se množenjem parazitinih kapacitivnosti tranzistora i otpornosti koju te kapacitivnosti „vide“ dobija vremenska konstanta. Ovo je od presudnog značaja u prekidačkom režimu rada i u digitalnim kolima.

Ukupnu kapacitivnost sačinjava niz kapacitivnosti, kao što su kapacitivnost oksida, kapacitivnosti OPT inverzno polarisanih spojeva sors-baza i drejn-baza, kapacitivnost sloja osnove ispod kanala, itd.

- **Polarizacija MOS tranzistora**

Polarizacija tranzistora je povezivanje tranzistora sa jednosmernim naponskim i strujnim izvorima u cilju postavljanja mirne radne tačke u željeni radni režim. Polarizacija diskretnih tranzistora se izvodi sa jednosmernim baterijama i otpornicima, a polarizacija integrisanih tranzistora sa baterijama, strujnim izvorima, strujnim ogledalima i sl., ali bez otpornika velikih otpornosti. Integrisani otpornici većih otpornosti zauzimaju veliku površinu na čipu, pa je njihova realizacija skupa i nepraktična.

➤ Polarizacija diskretnih MOS tranzistora

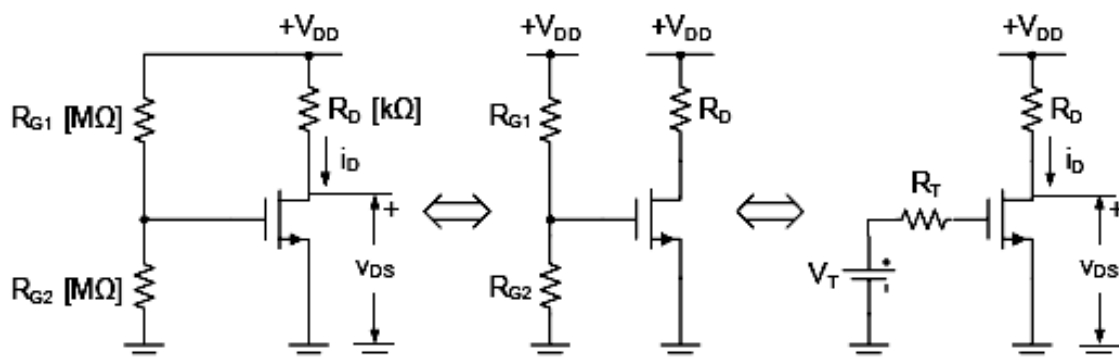


Polarizacija sa dve baterije i grafičko određivanje položaja mirne radne tačke Q_0 .

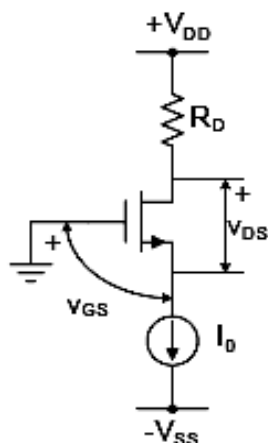
Položaj MRT Q_0 određen je presekom radne prave $i_D = \frac{V_{DD}}{R_D} - \frac{v_{DS}}{R_D}$ i statičke karakteristike tranzistora za $v_{GS} = V_{GG}$. U datom slučaju tranzistor radi u zasićenju.

Koordinate MRT Q_0 mogu se odrediti i analitički, ako se pretpostavi da tranzistor radi u zasićenju i iskoristi relacija:

$$i_D = \frac{K}{2} (v_{GS} - V_T)^2 \Big|_{v_{GSQ}=V_{GG}} = \frac{K}{2} (V_{GG} - V_T)^2 = I_{DQ}.$$



Polarizacija sa jednom baterijom i naponskim razdelnikom



Polarizacija sa izvorom konstantne struje i dve baterije omogućava postavljanje struje u MRT nezavisno od napona u kolu.

$$i_D = I_0 = \frac{K}{2} (v_{GS} - V_T)^2 \text{ za režim saturacije,}$$

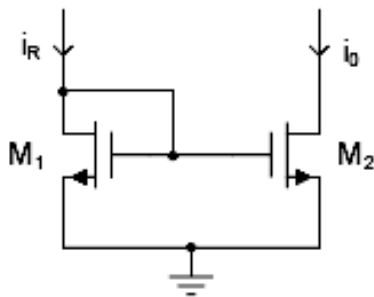
$$V_{DD} = R_D i_D + v_{DS} - v_{GS} \text{ jednačina naponske ravnoteže.}$$

Rešavanjem se dobijaju V_{GSQ} i V_{DSQ} , dok je $I_{DQ} = I_0$.

➤ Polarizacija integrisanih MOS tranzistora

○ **strujno ogledalo**

Funkcija strujnog ogledala je da preslika struju iz referentne grane u izlaznu granu.



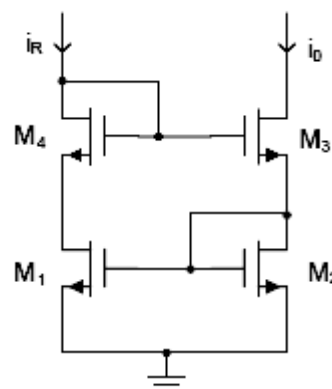
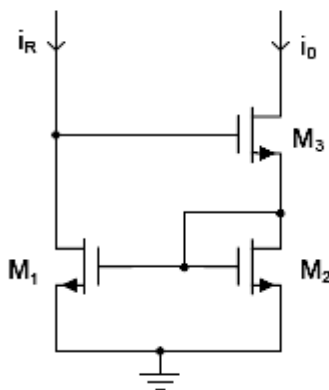
Tranzistor M_1 uvek radi u zasićenju jer je $v_{GS1} - v_{DS1} = v_{GD1} = 0 < V_T$, pa je kanal na strani drejna stisnut. Sledi:

$$i_{D1} = i_R = \frac{K_1}{2} (v_{GS1} - V_{T1})^2 (1 + \lambda \cdot v_{DS1})$$

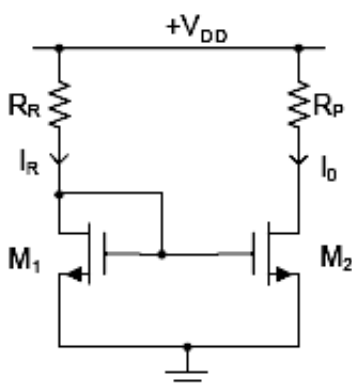
$$i_{D2} = i_0 = \frac{K_2}{2} (v_{GS2} - V_{T2})^2 (1 + \lambda \cdot v_{DS2}),$$

gde je λ faktor modulacije (promene) dužine (vrata) kanala zbog promene napona v_{DS} . Dalje je $v_{GS1} = v_{GS2}$, jer su tranzistori M_1 i M_2 tako povezani; $\lambda \cdot v_{DS1} = 0$, jer je napon $v_{DS1} = v_{GS1}$; $K_1 = K_2$ i $V_{T1} = V_{T2}$ ako su tranzistori M_1 i M_2 identični ili vrlo slični, a mogu biti jer se prave istovremeno i jer se nalaze vrlo blizu.

Sledi da je $i_R = i_0$ ako se zanemari promena dužine kanala tranzistora M_2 sa promenom napona v_{DS2} (faktor $\lambda \cdot v_{DS2}$). Ovaj uslov je teško održiv u praksi jer se napon drejna tranzistora M_2 menja pod uticajem spoljašnjeg kola. Da bi se promene napona ublažile i postiglo $v_{DS1} \approx v_{DS2}$ koriste se modifikovane verzije izvornog kola:



Vilsonovovo strujno ogledalo i poboljšano Vilsonovo strujno ogledalo.



○ **realizacija strujnog izvora sa strujnim ogledalom**

Struja kroz potrošač R_p , kada se tranzistor M_2 nalazi u zasićenju (mora biti ispunjeno $V_{GS2} - V_{DS2} = V_{GD2} < V_T$),

$$\text{iznosi } I_0 = \frac{K}{2} (V_{GS2} - V_T)^2 = \frac{K}{2} (V_{GS1} - V_T)^2 = I_R, \text{ odnosno}$$

$$I_0 = I_R = \frac{V_{DD} - V_{GS1}}{R_R}, \text{ dakle ne zavisi od otpornosti potrošača } R_p.$$

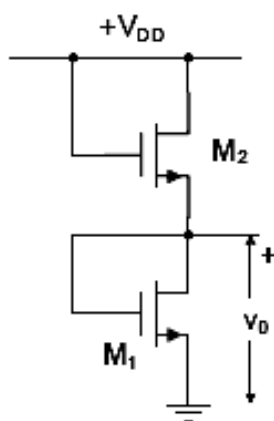
Proračun referentne struje izvodi se u dva koraka. Najpre

se odredi napon $V_{GS1}=V_{GS2}$ rešavanjem kvadratne jednačine $I_R = \frac{K}{2}(V_{GS1}-V_T)^2 = \frac{V_{DD}-V_{GS1}}{R_R}$. Zatim se izračuna struja $I_R = \frac{K}{2}(V_{GS1}-V_T)^2$.

Strujna ogledala mogu višestruko preslikavati jednu referentnu struju i pri tome joj promenom geometrije preslikačkih tranzistora menjati vrednost.

Strujno ogledalo funkcioniše samo dok je tranzistor M_2 u zasićenju. Ako zbog porasta otpornosti potrošača R_P napon drejna MOSFETA M_2 ($V_{D2}=V_{DD}-R_P \cdot I_0$) dovoljno opadne da važi $V_{GD2} > V_T$, tj. da MOSFET M_2 izađe iz režima saturacije i uđe u linearni režim, strujno ogledalo će se „razdesiti“ i više se neće ponašati kao strujni izvor prema potrošaču. Praktično uslov se svodi na relaciju $R_P \leq R_R$, dakle sve dok je otpornost potrošača manja ili jednaka referentnoj otpornosti, kolo radi kao strujni izvor.

○ naponski razdelnik sa tranzistorima



Polazeći od očiglednih relacija $v_{GS1}=v_{DS1}$ i $v_{GS2}=v_{DS2}$ zaključujemo da oba tranzistora rade u zasićenju jer je ispunjeno $v_{GSx}-v_{DSx}=v_{GDx}=0 < V_T$.

Takođe važi jednakost struja kroz tranzistore:

$$i_{DS1} = \frac{K_1}{2}(v_{GS1}-V_{T1})^2 = i_{DS2} = \frac{K_2}{2}(v_{GS2}-V_{T2})^2$$

i $v_{GS1}+v_{GS2}=V_{DD}$, jednačina naponske ravnoteže.

Rešavanjem poslednje dve jednačine dobija se:

$$v_0 = v_{DS1} = \frac{\sqrt{\mu_2 W_2 / L_2}}{\sqrt{\mu_2 W_2 / L_2} + \sqrt{\mu_1 W_1 / L_1}} V_{DD} + \frac{\sqrt{\mu_1 W_1 / L_1} V_{T1} - \sqrt{\mu_2 W_2 / L_2} V_{T2}}{\sqrt{\mu_1 W_1 / L_1} + \sqrt{\mu_2 W_2 / L_2}}$$

iz čega sledi da se izborom pogodne geometrije tranzistora može kontrolisati napon razdelnika v_0 .